

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-036253
(43)Date of publication of application : 09.02.2001

(51)Int.Cl.

H05K 3/46
H05K 1/11
H05K 3/40
H05K 3/42

(21)Application number : 11-210045

(22)Date of filing : 26.07.1999

(71)Applicant : SHINKO ELECTRIC IND CO LTD

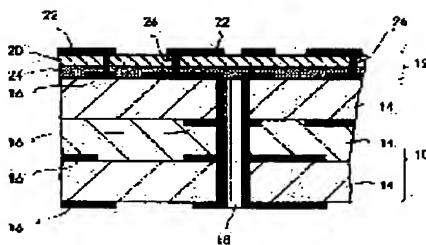
(72)Inventor : HORIUCHI MICHIO
KURIHARA TAKASHI

(54) MULTI-LAYERED WIRING CIRCUIT BOARD AND ITS MANUFACTURE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a multi-layered wiring board which can absorb stress generated due to a difference in the coefficient of expansion from an electronic component such as a mounted semiconductor device.

SOLUTION: The multi-layered wiring circuit board is constituted by electrically connecting wiring patterns, which are stacked in layers across insulating layers made of insulating resin, by a via hole penetrating the insulating layers. Wiring patterns 22, 22... where electronic components such as semiconductor elements are mounted among the wiring patterns are formed in the outside layer of a low elastic resin layer 24 formed of low elastic resin having a lower modulus of elasticity than the resin forming the insulating layers 14, 14... of a main body substrate 10 principally constituting the multi-layered wiring board and electrically connected to main body part patterns 16, 16... formed on a main body part substrate 10 by a via hole 26 penetrating the external layer and low elastic resin layer 24.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]



(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-36253

(P2001-36253A)

(43) 公開日 平成13年2月9日 (2001. 2. 9)

(51) Int.Cl.⁷

H 05 K 3/46

識別記号

F I

H 05 K 3/46

テマコト⁸(参考)

T 5 E 3 1 7

N 5 E 3 4 6

Q

H

C

1/11

1/11

審査請求 未請求 請求項の数15 O L (全 9 頁) 最終頁に続く

(21) 出願番号

特願平11-210045

(22) 出願日

平成11年7月26日 (1999. 7. 26)

(71) 出願人 000190688

新光電気工業株式会社

長野県長野市大字栗田字舍利田711番地

(72) 発明者 堀内 道夫

長野県長野市大字栗田字舍利田711番地

新光電気工業株式会社内

(72) 発明者 栗原 孝

長野県長野市大字栗田字舍利田711番地

新光電気工業株式会社内

(74) 代理人 100077621

弁理士 締賀 隆夫 (外1名)

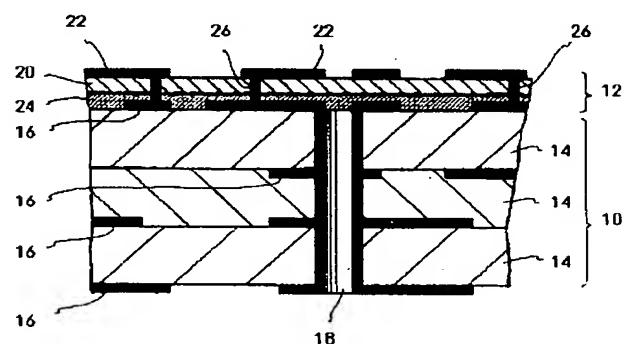
最終頁に続く

(54) 【発明の名称】 多層配線回路基板及びその製造方法

(57) 【要約】

【課題】 実装される半導体装置等の電子部品との熱膨張率差に起因して発生する応力を吸収し得る多層配線基板を提供する。

【解決手段】 絶縁性樹脂からなる絶縁層を介して多層に積層された配線パターンの各々が、絶縁層を貫通するヴィアによって電気的に接続されて成る多層配線回路基板において、該配線パターンのうち、半導体素子等の電子部品が実装される配線パターン22、22···が、前記多層配線回路基板を主として構成する本体部基板10の絶縁層14、14···を形成する樹脂よりも低弾性率の低弾性樹脂によって形成された低弾性樹脂層24の外層に形成され、且つ前記外層及び低弾性樹脂層24を貫通するヴィア26によって本体部基板10に形成された本体部パターン16、16···と電気的に接続されていることを特徴とする。



(2)

【特許請求の範囲】

【請求項 1】 絶縁性樹脂からなる絶縁層を介して多層に積層された配線パターンの各々が、前記絶縁層を貫通するヴィアによって電気的に接続されて成る多層配線回路基板において、

該配線パターンのうち、半導体素子等の電子部品が実装される実装配線パターンが、前記多層配線回路基板を主として構成する本体部基板の絶縁層を形成する樹脂よりも低弾性率の低弾性樹脂から成る低弾性樹脂層の外層に形成され、

且つ前記外層及び低弾性樹脂層を貫通するヴィアによって本体部基板に形成された本体部配線パターンと電気的に接続されていることを特徴とする多層配線回路基板。

【請求項 2】 低弾性樹脂層が、30℃における弾性率が100～800 MPaであり、且つ150℃における弾性率が1～10 MPaの樹脂によって形成されている請求項 1 記載の多層配線回路基板。

【請求項 3】 実装配線パターンが、本体部基板に形成された本体部配線パターンよりも微細である請求項 1 又は請求項 2 記載の多層配線回路基板。

【請求項 4】 実装配線パターンが、多層配線回路基板を主として構成する本体部基板の絶縁層を形成する樹脂よりも低弾性率の低弾性樹脂から成る低弾性樹脂層の表面に形成され、且つ前記低弾性樹脂層を貫通するヴィアによって前記本体部基板に形成された本体部配線パターンと電気的に接続されている請求項 1～3 のいずれか一項記載の多層配線回路基板。

【請求項 5】 本体部基板の絶縁層を形成する樹脂よりも低弾性率の低弾性樹脂から成る低弾性樹脂層と、前記低弾性樹脂よりも高弾性率の樹脂から成る高弾性樹脂層とから形成されていると共に、前記高弾性樹脂層の表面に実装配線パターンが形成されて成るフィルム状基板が、前記本体部基板の一面側に接合され、

且つ前記フィルム状基板の低弾性樹脂層と高弾性樹脂層とを貫通するヴィアによって前記実装配線パターンと本体部配線パターンとが電気的に接続されている請求項 1～3 のいずれか一項記載の多層配線回路基板。

【請求項 6】 本体部基板に形成された本体部配線パターンが、絶縁層を貫通する透孔の内壁にめっき金属皮膜が形成されて成るヴィアによって電気的に接続されている請求項 1～5 のいずれか一項記載の多層配線回路基板。

【請求項 7】 実装配線パターンに一端部が接続されたヴィアの他端部が、低弾性樹脂層を形成する樹脂の融点以下の温度で溶融する低融点金属によって形成されている請求項 1～6 記載の多層配線回路基板。

【請求項 8】 低弾性樹脂層が複数層形成されている請求項 1～7 のいずれか一項記載の多層配線回路基板。

【請求項 9】 絶縁性樹脂からなる絶縁層を介して多層に積層された配線パターンの各々が、前記絶縁層を貫通

2

するヴィアにより電気的に接続されて成る多層配線回路基板を製造する際に、

該多層配線回路基板を主として構成する本体部基板の絶縁層を形成する樹脂よりも低弾性率の低弾性樹脂から成る低弾性樹脂層と、前記低弾性樹脂よりも高弾性率の樹脂から成る高弾性樹脂層とから形成され、且つ前記高弾性樹脂層の表面に、半導体素子等の電子部品が実装される実装配線パターンが形成されて成るフィルム状基板を、前記本体部基板の少なくとも一面側に接合すると共に、

前記本体部基板の本体部配線パターンとフィルム状基板の実装配線パターンとを、前記フィルム状基板の低弾性樹脂層及び高弾性樹脂層を貫通して形成したヴィアによって電気的に接続することを特徴とする多層配線回路基板の製造方法。

【請求項 10】 絶縁性樹脂からなる絶縁層を介して多層に積層された配線パターンの各々が、前記絶縁層を貫通するヴィアにより電気的に接続されて成る多層配線回路基板を製造する際に、

該多層配線回路基板を主として構成する本体部基板の絶縁層を形成する樹脂よりも低弾性率の低弾性樹脂から成る低弾性樹脂層を前記本体部基板の一面側に形成した後、

前記低弾性樹脂層の表面に半導体素子等の電子部品が実装される実装配線パターンを形成し、

前記本体部基板の一面に形成された本体部配線パターンと前記実装配線パターンとを電気的に接続するヴィアを、前記低弾性樹脂層を貫通して形成することを特徴とする多層配線基板の製造方法。

【請求項 11】 低弾性樹脂層を形成する樹脂として、30℃における弾性率が100～800 MPaであり、且つ150℃における弾性率が1～10 MPaの樹脂を用いる請求項 9 又は請求項 10 記載の多層配線基板の製造方法。

【請求項 12】 実装配線パターンを、本体部基板に形成した本体部配線パターンよりも微細に形成する請求項 9～11 のいずれか一項記載の多層配線回路基板の製造方法。

【請求項 13】 本体部基板に形成された本体部配線パターンを、絶縁層を貫通する透孔の内壁にめっき金属皮膜を形成したヴィアによって電気的に接続する請求項 9～12 のいずれか一項記載の多層配線回路基板の製造方法。

【請求項 14】 実装配線パターンに一端部が接続されたヴィアの他端部を、低弾性樹脂層を形成する樹脂の融点以下の温度で溶融する低融点金属によって形成する請求項 9～13 のいずれか一項記載の多層配線回路基板の製造方法。

【請求項 15】 低弾性樹脂層を複数層形成する請求項 9～14 のいずれか一項記載の多層配線回路基板の製造

(3)

3

方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は多層配線回路基板及びその製造方法に関し、更に詳細には絶縁性樹脂からなる絶縁層を介して多層に積層された配線パターンの各々が、前記絶縁層を貫通するヴィアによって電気的に接続されて成る多層配線回路基板及びその製造方法に関する。

【0002】

【従来の技術】半導体装置等の電子部品が実装される多層配線回路基板（以下、単に配線基板と称することがある）には、図10に示す如く、絶縁性樹脂によって形成された絶縁層300、300···を介して配線パターン302、302···が積層された配線基板が使用される。図10に示す配線基板では、配線パターン302、302···の相互を電気的に接続するヴィア304が形成されている。このヴィア304は、ドリル等の工作具を用いて絶縁層300、300···に穿設した透孔の内壁面にめっきを施して形成されたものである。かかる図10に示す配線基板の一面側には、実装される半導体装置等の電子部品306の外部接続端子308と電気的に接続される実装配線パターン310が形成されている。尚、ヴィア304は、必要に応じて導電性接着剤等の充填材が充填されることもある。

【0003】この図10に示す配線基板の一面側に実装された電子部品306には、半導体装置の様に、配線基盤を形成する樹脂から成る絶縁層300、300···の熱膨張率とは異なる熱膨張率を有する電子部品が在る。かかる電子部品が図10に示す配線基板に実装されたとき、配線基板と電子部品との熱膨張率差に基づく応力が電子部品に作用する。この応力は、電子部品を構成する部材間の断線等の故障原因となったりする。このため、配線基板と電子部品との熱膨張率差に基づく応力を吸収すべく、電子部品内に応力緩和層を形成することがなされている。

【0004】

【発明が解決しようとする課題】この様に、内部に応力緩和層が形成された電子部品によれば、実装する配線基板と電子部品との熱膨張率差に因る応力を応力緩和層で吸収できるため、かかる応力に起因して発生する断線等の故障を防止できる。しかし、内部に応力緩和層が形成された電子部品は、応力緩和層を具备しない電子部品に比較して大型化し、且つ製造コストも高くなる。しかも、応力緩和効果にも限界が存在する。また、近年、半導体素子がパッケージ化されることなく直接配線基板に実装されることも多くなってきた。そこで、本発明の課題は、実装される半導体装置等の電子部品との熱膨張率差に起因して発生する応力を吸収し得る多層配線基板及びその製造方法を提供することにある。

4

【0005】

【課題を解決するための手段】本発明者等は前記課題を解決すべく検討したところ、多層配線基板を形成する絶縁層の樹脂よりも低弾性率の樹脂から成る低弾性樹脂層を、実装配線パターンの直近に形成することによって、電子部品との熱膨張率差に起因して発生する応力を充分に吸収できることを知り、本発明に到達した。すなわち、本発明は、絶縁性樹脂からなる絶縁層を介して多層に積層された配線パターンの各々が、前記絶縁層を貫通

するヴィアによって電気的に接続されて成る多層配線回路基板において、該配線パターンのうち、半導体素子等の電子部品が実装される実装配線パターンが、前記多層配線回路基板を主として構成する本体部基板の絶縁層を形成する樹脂よりも低弾性率の低弾性樹脂によって形成された低弾性樹脂層の外層に形成され、且つ前記外層及び低弾性樹脂層を貫通するヴィアによって本体部基板に形成された本体部配線パターンと電気的に接続されていることを特徴とする多層配線回路基板にある。

【0006】また、本発明は、絶縁性樹脂からなる絶縁層を介して多層に積層された配線パターンの各々が、前記絶縁層を貫通するヴィアにより電気的に接続されて成る多層配線回路基板を製造する際に、該多層配線回路基板を主として構成する本体部基板の絶縁層を形成する樹脂よりも低弾性率の低弾性樹脂層と、前記低弾性樹脂よりも高弾性率の樹脂から成る高弾性樹脂層とから形成され、且つ前記高弾性樹脂層の表面に、半導体素子等の電子部品が実装される実装配線パターンが形成されて成るフィルム状基板を、前記本体部基板の少なくとも一面側に接合すると共に、前記本体部基板の本体部配線パターンとフィルム状基板の実装配線パターンとを、前記フィルム状基板の低弾性樹脂層及び高弾性樹脂層を貫通して形成したヴィアによって電気的に接続することを特徴とする多層配線回路基板の製造方法にある。

【0007】更に、本発明は、絶縁性樹脂からなる絶縁層を介して多層に積層された配線パターンの各々が、前記絶縁層を貫通するヴィアにより電気的に接続されて成る多層配線回路基板を製造する際に、該多層配線回路基板を主として構成する本体部基板の絶縁層を形成する樹脂よりも低弾性率の低弾性樹脂層から成る低弾性樹脂層を前記本体部基板の一面側に形成した後、前記低弾性樹脂層の表面に半導体素子等の電子部品が実装される実装配線パターンを形成し、前記本体部基板の一面に形成された配線パターンと前記実装配線パターンとを電気的に接続するヴィアを、前記低弾性樹脂層を貫通して形成することを特徴とする多層配線基板の製造方法である。これらの本発明において、低弾性樹脂層を、30°Cにおける弾性率が100~800 MPaであり、且つ150°Cにおける弾性率が1~10 MPaの樹脂によって形成することが好ましい。

(4)

5

【0008】本発明によれば、多層配線回路基板を主として構成する絶縁層を形成する樹脂よりも低弾性率の樹脂から成る低弾性樹脂層を多層配線基板内に形成できる。このため、本発明に係る多層配線回路基板に電子部品が実装されたとき、多層配線基板と電子部品との熱膨張率差に起因する応力は、多層配線回路基板内の低弾性樹脂層の変形によって吸収され或いは緩和される。その結果、多層配線回路基板に実装された電子部品には、両者の熱膨張率差に起因する応力の影響が及ばず或いは緩和され、電子部品内で断線等の故障発生を防止できる。

【0009】

【発明の実施の形態】本発明に係る多層配線回路基板（以下、単に配線基板と称することがある）は、図1に示す様に、本体部基板10とフィルム状基板12とから構成されている。かかる本体部基板10には、絶縁性樹脂から成る絶縁層14、14···を介して本体部配線パターン16、16···（以下、単に配線パターン16と称することがある）が積層されている。この本体部基板10では、配線パターン16の相互を電気的に接続するヴィア18は、ドリル等の工作具を用いて絶縁層14、14···に穿設した透孔の内壁にめっきを施して形成されたものである。尚、ヴィア18は、必要に応じて導電性接着剤等の充填材が充填されていてもよい。

【0010】かかる本体部基板10の一面側に接合されたフィルム状基板12は、ポリイミド等の樹脂から成るフィルム20と、フィルム20の一面側に形成された本体部基板10の配線パターン16よりも微細な配線パターン22、22···と、フィルム20の他面側に形成された、本体部基板10の絶縁層14、14···を形成する樹脂よりも低弾性率の低弾性樹脂によって形成された低弾性樹脂層24と、配線パターン22、22···に一端が接続されていると共に、他端が本体部基板10の配線パターン16、16···に接続されたヴィア26、26···とから成る。このフィルム基板12では、配線パターン22、22···は、実装される半導体装置等の電子部品の外部接続端子と接続される実装配線パターンであり、ヴィア26の径も本体部基板10に形成されたヴィア18の径よりも小径である。ここで、「本体部基板10の配線パターン16よりも微細な配線パターン22」とは、配線パターン22を構成するラインのライン幅及びライン間のスペースが、配線パターン16を構成するラインのライン幅及びライン間のスペースよりも狭いことを意味する。

【0011】また、低弾性樹脂層24を形成する低弾性率の低弾性樹脂としては、30℃における弾性率が100～800 MPaであり、且つ150℃における弾性率が1～10 MPaの樹脂を好ましく用いることができ、具体的には熱可塑性樹脂であるポリオレフィン系樹脂やポリイミド系樹脂、熱硬化性樹脂であるシリコーン樹脂やNBR等のゴム成を含有する変性エポキシ樹脂を挙げ

6

ることができる。更に、かかる低弾性樹脂に、接着力を有している場合、図1に示す様に、本体部基板10とフィルム状基板12とを、低弾性樹脂層24によって接着することができる。かかる接着の際に、フィルム状基板12の一面側に形成されたヴィア26の他端が本体部基板10の一面側に形成された配線パターン16に当接し、フィルム状基板12の一面側に形成された配線パターン22と本体部基板10の配線パターン16とを電気的に接続できる。

【0012】図1に示す配線基板を形成する本体部基板10の絶縁層14、14···は、エポキシ樹脂等の通常の樹脂によって形成されており、実装された電子部品と回路基板との熱膨張率に起因して発生する応力に対して実質的に変形する事なく、回路基板に加えられた応力を吸収又は緩和することができない。かかる本体部基板10に接着されたフィルム状基板12の低弾性樹脂層24は、実装された電子部品と回路基板との熱膨張率に起因して発生する応力に対して容易に変形する。このため、配線基板に加えられた応力を吸収又は緩和することができ、実装された電子部品に対する応力の影響を可及的に少なくできる。また、図1に示す配線基板の本体部基板10では、ヴィア18がドリル等の工作具によって穿設した透孔の内壁に、めっき金属皮膜によって形成されたものである。このため、ヴィア径等がドリル等の工作具の大きさ等で決定され、ヴィア18の微細化には限界があり、配線パターン16の微細化にも限界が存在し、小型化されたCSP等の電子部品を実装は困難である。この点、図1に示す配線基板では、本体部基板10の一面側に、本体部基板10の配線パターン16及びヴィア18よりも微細な配線パターン22及びヴィア26が形成されたフィルム状基板12を接着することによって、小型化され外部接続端子が高密度に配設されているCSP等の電子部品の実装を可能にしている。

【0013】図1に示す配線基板は、図2に示す様に、本体部基板10の一面側に、フィルム状基板12を低弾性率樹脂層24（熱可塑性樹脂によって形成）により接着することによって得ることができる。かかる接着の際に、本体部基板10の配線パターン16と、フィルム状基板12の配線パターン22とをヴィア26によって電気的に接続させつつ、本体部基板10とフィルム状基板12とを接着すべく、一端が配線パターン22に接続されたヴィア26の他端を配線パターン16に当接させると共に、本体部基板10の一面側に、フィルム状基板12の熱可塑性樹脂から成る低弾性樹脂層24を当接させる。次いで、両基板が当接した状態を保持して加圧しつつ、低弾性樹脂層24を形成する熱可塑性樹脂の接着力が発現する温度に加熱することによって、両基板を接着できる。

【0014】ここで、図1及び図2に示す本体部基板10は、従来から知られている方法で製造することができ

(5)

7

る。例えば、一面側に所定形状の配線パターン16が形成された複数枚の樹脂板を積層した後、ドリル等の工作具によって透孔を形成し、次いで透孔の内壁にめっきを施してヴィア18を形成する。このめっきでは、先ず無電解めっき等によって、透孔の内壁面に銅等のフラッシュめっきを行った後、フラッシュめっきを電極の一方とする電解めっきによって透孔の内壁面に銅層を形成してヴィア18とする。尚、積層する樹脂板のうち、一部の樹脂板を積層した後、透孔を穿設してからヴィア18を形成し、その後、残りの樹脂板を積層してもよい。

【0015】かかる本体部基板10の一面側に接着されるフィルム状基板12は、図3に示す方法で得ることができる。先ず、一面側に銅箔等の金属箔28が形成されている共に、他面側に熱可塑性樹脂から成る低弾性率樹脂層24が形成されたポリイミド樹脂等の樹脂から成るフィルム20に、低弾性率樹脂層24側に開口し且つ底面に金属箔28が露出する凹部30を形成する【図3(a) (b)】。この凹部30は、炭酸ガスレーザ等のレーザ加工によって形成できる。次いで、形成した凹部30には、金属箔28を電極の一方とする電解めっきによって、銅等の金属32を充填する【図3(c)】。金属32は、凹部30の開口面まで充填してもよいが、図3(c)に示す様に、凹部30の開口面よりも下方で金属32の充填を停止し、残存凹部33を残すことが好ましい。

【0016】この残存凹部33には、金属箔28及び金属32を電極の一方として、低弾性樹脂層24を形成する熱可塑性樹脂の溶融温度以下で溶融するはんだ等の低融点金属34を電解めっきにより充填し、ヴィア26を形成する【図3(d)】。その後、金属箔28にフォトリソ法等によってパターニングを施して微細な配線パターン22を形成する。更に、形成した配線パターン22の所定箇所に、金めっき等の所要のめっきを施してもよい。尚、低融点金属としては、はんだ以外にも低弾性樹脂層24を形成する熱可塑性樹脂の溶融温度よりも低温で溶融する低融点金属、具体的には錫、鉛、亜鉛、ビスマス、アンチモン、インジウム等の単体又は二種以上の金属から成る合金であって、融点が400°C以下の金属を用いることができる。

【0017】この様に、ヴィア26の先端部を低融点金属34によって形成することによって、本体部基板10の一面側にフィルム状基板12を熱圧着して接着する際に、ヴィア26の先端部を形成する低融点金属34が溶融して配線パターン16にヴィア26を確実に接着することができる。更に、低融点金属34として、金属箔28にフォトリソ法等によってパターニングを施して配線パターン22を形成する際に、エッティング液に対して保護層となる低融点金属、例えばはんだを選択することが好ましい。かかる保護層によって、ヴィア26の露出面をマスクによって覆うことを必要としないため、フィル

8

ム状基板12の製造工程を簡略化できる。

【0018】フィルム状基板12に形成するヴィア26としては、図4(a)に示す様に、凹部30の金属箔28が露出する底面に、保護金属36を充填した後、銅等の金属32を電解めっき充填し、更に前述した低融点金属34を充填して三層構造としてもよい。かかる三層構造のうち、銅等の金属32から成る層が主としてヴィア26を形成する。かかる保護金属36は、低融点金属34と同一金属であってもよく、異なる金属であってもよいが、ニッケル、錫、はんだを好適に使用できる。この様に、凹部30の底面に保護金属36から成る層を形成することによって、金属箔28にフォトリソ法等によってパターニングを施して微細な配線パターン22を形成する際に、図4(b)に示す様に、ヴィア26を形成する位置がずれて配線パターン22からヴィア26の一部がはみ出しても、ヴィア26は保護金属36によってエッチング液から保護することができる。尚、図5に示す様に、凹部30に前述した低融点金属38のみを電解めっきによって充填してヴィア26を形成してもよい。

【0019】図3～図5に示す工程で形成されたフィルム状基板12は、図2に示す様に、本体部基板10の一面側に加熱圧着されて一体化され、図1に示す配線基板を得ることができる。更に、図1に示す配線基板には、その電子部品が実装される実装面を、図6に示す様に、電子部品の外部接続端子と接合される部分を除いてソルダーレジスト等の樹脂から成る保護膜40によって覆うことが好ましい。微細な配線パターン22等の酸化等を保護膜40によって防止できるためである。

【0020】図1～図6においては、単層のフィルム状基板12について説明してきたが、図7に示す様に、フィルム状基板12を多層フィルム状基板としてもよい。図7に示す多層フィルム状基板12は、第1層のフィルム状基板12aと第2層のフィルム状基板12bとが、第2層のフィルム状基板12bに形成された低弾性樹脂層24によって接着されているものである。かかる多層フィルム状基板12の微細な配線パターン22の相互は、フィルム20及び低弾性樹脂層24を貫通するヴィア26によって電気的に接続されている。この様に、フィルム状基板12を多層化することによって、複数の低弾性樹脂層24を形成でき、配線基板に加えられる応力を更に一層吸収又は緩和できる。更に、微細な配線パターンを更に一層微細化、高密度化できる。

【0021】図1～図7に示す配線基板は、ポリイミド等の樹脂から成るフィルム20の一面側に配線パターン22が形成され、且つフィルム20の他面側に低弾性樹脂層24が形成されたフィルム状基板12が、本体部基板10の一面側に接着されて形成されているが、図8に示す配線基板であってもよい。図8に示す配線基板は、実装される電子部品の外部接続端子と接続される配線パターン22、22···が、本体部基板10を主として構

(6)

9

成する絶縁層14、14…を主として形成する樹脂よりも低弾性率の低弾性樹脂から成る低弾性樹脂層24の表面に形成され、且つ低弾性樹脂層24を貫通するヴィア26の一端が配線パターン22に接続されていると共に、ヴィア26の他端が本体部基板10の配線パターン16に接続されているものである。

【0022】図8に示す配線基板は、図9に示す方法によって形成できる。先ず、本体部基板10の一面側に、低弾性樹脂を印刷等によって塗布して形成した低弾性樹脂層24の表面に、低弾性樹脂の接着力をを利用して銅箔等の金属箔28を接着する【図9(a)の工程】。次いで、底面に本体部基板10の配線パターン16が露出する凹部40を、金属箔28側に開口する【図9

(b)】。この凹部40は、金属箔28の所定箇所をエッチングした後、露出した低弾性樹脂層24に炭酸ガスレーザ等のレーザを照射することによって形成できる。更に、凹部40の内壁面等に無電解めっき又はスパッタリングによって銅層等の金属層42を形成した後【図9(c)】、凹部40の開口部を除く金属層42上にレジスト層46を形成し、金属箔28を電極の一方とする電解めっきによって、銅等の金属44を充填してヴィア26を形成する【図9(d)】。その後、レジスト層42を剥離し、露出した金属層42及び金属箔28にフォトリソ法によって配線パターン22を形成することにより、図8に示す多層配線基板を得ることができる。尚、形成した配線パターン22の所定箇所に、金めっき等の所要のめっきを施してもよい。

【0023】図9(d)の電解めっきの際に、金属層42は、凹部40の開口面まで充填してもよいが、凹部40の開口面よりも下方で金属層42の充填を停止し、残存凹部を残すことが好ましい。この残存凹部には、金属箔28及び金属層42を電極の一方として、低弾性樹脂層24を形成する熱可塑性樹脂の溶融温度以下で溶融するはんだ等の低融点金属を電解めっきにより充填し、ヴィア26を形成する。尚、低融点金属としては、はんだ以外にも低弾性樹脂層24を形成する熱可塑性樹脂の溶融温度よりも低温で溶融する低融点金属、具体的には錫、鉛、亜鉛、ビスマス、アンチモン、インジウム等の単体又は二種以上の金属から成る合金であって、融点が400℃以下の金属を用いることができる。

【0024】以上、説明してきた図1～図8に示す配線基板によれば、配線基板内に低弾性樹脂層24を形成することができ、実装された電子部品と配線基板との熱膨張率差に起因して発生する応力を、低弾性樹脂層24が変形して吸収又は緩和することができる。このため、実装された電子部品には、熱膨張率差に起因して発生する応力等の影響を可及的に少なくでき電子部品内の断線等の故障発生を防止できる。更に、電子部品内に応力緩和手段を設けることを実質的に要しないため、電子部品の小型化を更に一層図ることが可能である。また、図1～

10

図8に示す配線基板では、フィルム状基板12に微細な配線パターン22を形成でき、本体部基板10に微細な配線パターンを造り込むことを要しないため、CSP等の小型化された電子部品を実装できる配線基板を安価に且つ容易に形成できる。更に、本体部基板10とフィルム状基板12との各々について、導通試験等の試験を実施して良品のみを一体化できるため、配線基板の累積歩留りを向上できる。尚、これまでの説明は、CSP等の小型化された電子部品を実装できる配線基板について説明してきたが、本発明に係る配線基板を半導体素子搭載用の半導体装置用配線基板にも適用できる。

【0025】

【実施例】実施例1

絶縁性樹脂からなる絶縁層14を介して積層された4層の配線パターン16の各々が、絶縁層14を貫通するヴィア18によって電気的に接続されて成る本体部基板10の一面側に、NBRゴム分散型熱硬化性変性エポキシ樹脂シートを、その接着力をを利用して接合し低弾性樹脂層24を形成した。更に、この低弾性樹脂層24に厚さ

18μmの銅箔28を接着した。次いで、銅箔28の所定箇所にエッチングを施して低弾性樹脂層24を露出させた後、低弾性樹脂層24に炭酸ガスレーザを照射し、本体部基板10の配線パターン16が底面に露出する内径が100μmの凹部40を形成した。この凹部40の内壁面及び銅箔28の表面に、無電解めっきによって銅層42を形成した後、凹部40の開口部を除く銅層42の表面にレジスト層46を形成し、銅箔28を電極の一方とする電解めっきによって凹部40内に銅を充填してヴィア26を形成した。その後、レジスト層46を剥離し、銅層42及び銅箔28にフォトリソ法によって配線パターン22を形成して図8に示す配線基板を得た。

尚、図8に示す配線基板の配線パターン22が形成された面側には、ソルダレジスト層を形成した。

【0026】実施例2

厚さ50μmのポリイミド樹脂フィルム20の一側に厚さ18μmの銅箔28を接着し、且つその他面側に熱可塑性ポリオレフィン樹脂シートを接着して低弾性樹脂層24を形成した。更に、低弾性樹脂層24側から炭酸ガスレーザを照射し、底面に銅箔28が露出する内径100μmの凹部30を形成した後、銅箔28を電極の一方とする電解めっきによって、凹部30内に錫鉛共晶合金を充填してヴィア26を形成してヴィア付銅箔とした。次いで、このヴィア付銅箔を、絶縁性樹脂からなる絶縁層14を介して積層された4層の配線パターン16の各々が、絶縁層14を貫通するヴィア18によって電気的に接続されて成る本体部基板10の一側に接着した。その後、銅箔28にフォトリソ法によって配線パターン22を形成し、図1に示す配線基板を得た。

【0027】

【発明の効果】本発明に係る配線基板内には、実装され

(7)

11

た電子部品と配線基板との熱膨張率差に起因して発生する応力を変形して吸収又は緩和する低弾性樹脂層が形成されている。このため、かかる応力に対する電子部品への影響を可及的に緩和できる。その結果、半導体素子等の応力緩和手段が何等設けられていない電子部品であっても直接実装することが可能となった。

【図面の簡単な説明】

【図1】本発明に係る配線基板の部分断面図である。

【図2】図1に示す配線基板の製造方法を説明するための説明図である。

【図3】図1に示す配線基板を形成するフィルム状基板の製造工程を説明する工程図である。

【図4】図3に示すフィルム状基板の他の例を説明するための部分断面図である。

【図5】図3に示すフィルム状基板の他の例を説明するための部分断面図である。

【図6】本発明に係る配線基板の他の例を説明するための部分断面図である。

【図7】本発明に係る配線基板の他の例を説明するため

12

の部分断面図である。

【図8】本発明に係る配線基板の他の例を説明するための部分断面図である。

【図9】図8に示す配線基板をの製造方法を説明するための説明図である。

【図10】従来の配線基板の部分断面図である。

【符号の説明】

10 10 本体部基板

12 12 フィルム状基板

14 14 絶縁層

16、22 16、22 配線パターン

18、26 18、26 ピア

20 20 フィルム

24 24 低弾性樹脂層

28 28 金属層

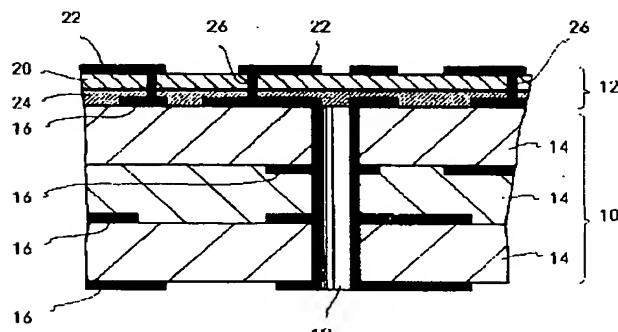
30 30 凹部

32、44 32、44 金属

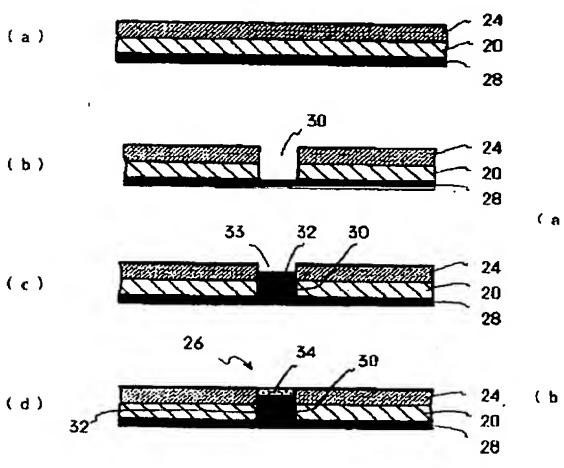
34、36、38 34、36、38 低融点金属

40 40 保護膜

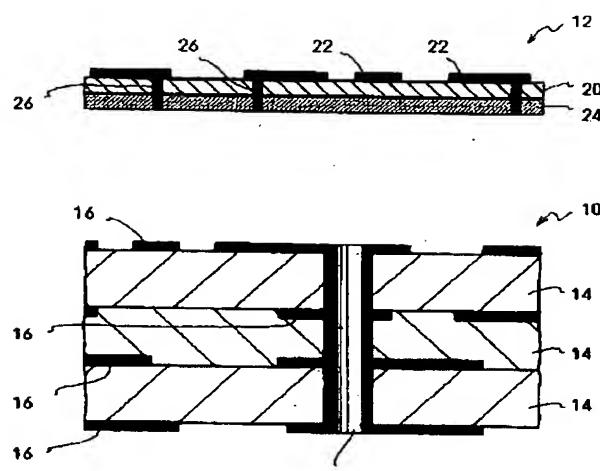
【図1】



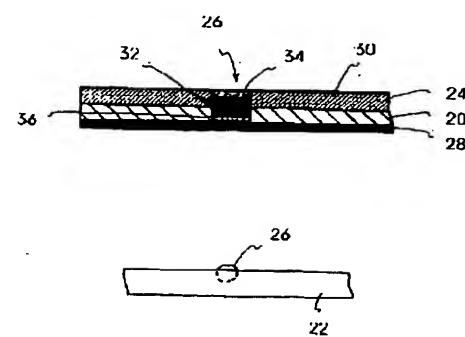
【図3】



【図2】

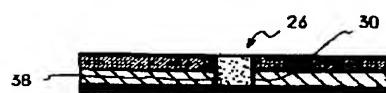


【図4】

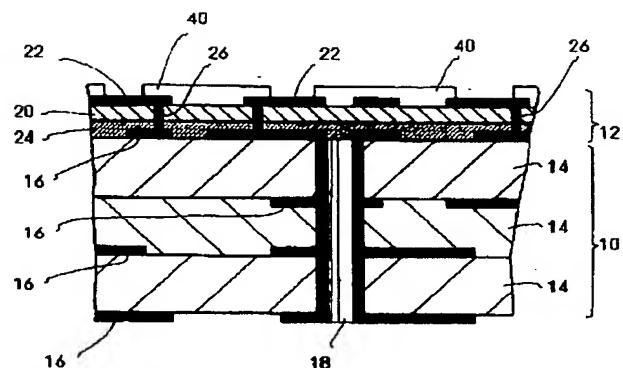


(8)

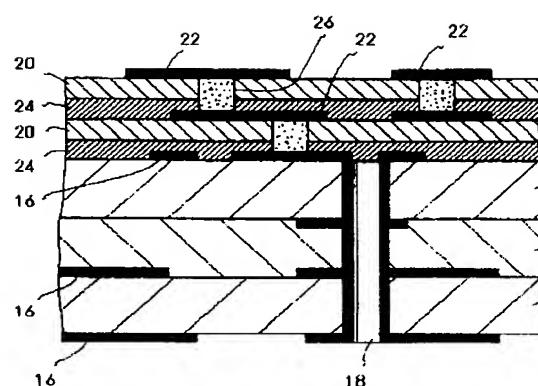
【図5】



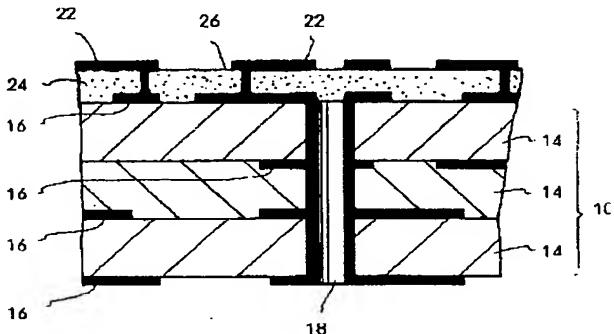
【図6】



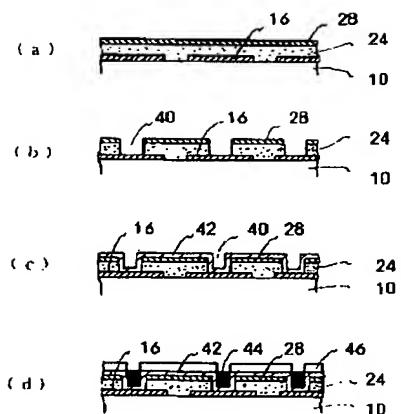
【図7】



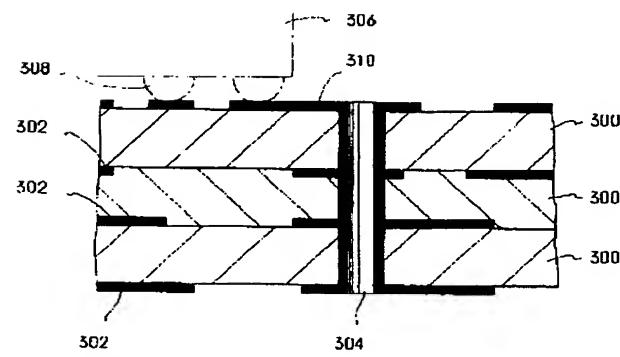
【図8】



【図9】



【図10】



(9)

フロントページの続き

(51) Int. Cl. 7	識別記号	F I	マークコード (参考)
H 0 5 K	1/11	H 0 5 K	1/11 N
3/40		3/40	K
3/42	6 4 0	3/42	6 4 0 B

F ターム (参考) 5E317 AA04 AA07 AA24 BB01 BB03
BB12 BB18 CC32 CC33 CC51
CC52 CD21 CD32 GG09 GG14
5E346 AA43 CC08 CC09 CC32 CC33
DD17 DD23 DD24 DD44 EE13
FF04 FF09 FF13 FF14 GG15
GG17 GG18 GG22

This Page Blank (uspto)